

ANSWER 1 OF 1 JAPIO COPYRIGHT 2000 JPO

AN 1987-286241 JAPIO

TI INSPECTION OF SEMICONDUCTOR DEVICE

IN ISHII YUKIO; KATAYAMA YUTAKA; TATENO KENICHI; KAWASAKI TOSHIO

PA MATSUSHITA ELECTRONICS CORP, JP (CO 000584)

PI JP 62286241 A 19871212 Showa

AI JP1986-130790 (JP61130790 Showa) 19860605

SO PATENT ABSTRACTS OF JAPAN, Unexamined Applications, Section: E, Sect.
No.

614, Vol. 12, No. 184, P. 14 (19880528)

IC ICM (4) H01L021-66

ICS (4) G01R031-26

AB PURPOSE: To remove only abnormal semiconductor devices accurately, by
measuring constant current and voltage values in the forward
direction at

junctions through external lead wires, computing the difference
between

the individual measured value and the average value of the measured
values

in the population of the same manufacturing lot, comparing the
computed

value with a standard value, thereby judging the quality.

CONSTITUTION: A semiconductor element is bonded to a substrate
supporting

body. Each electrode of the semiconductor element is connected to an
external lead wire with a thin metal wire. The constant current and
voltage values in the forward direction at a junction are measured
through

the external lead wire. Based on the difference between the individual
measured value and the average value of the measured values of the
population of the same manufacturing lot, the defective individual
measured values are detected. The distribution of the forward voltage
(VBE) for every manufacturing lot is estimated by the measurements of

a
small amount of samples. The average value of the VBE of said
manufacturing lot is obtained. A standard value is provided with

respect
to the average value. Then the dispersion in VBE among the

manufacturing
lots can be offset. The abnormal dispersion, which is yielded in the
manufacturing proce

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑫ 公開特許公報(A)

昭62-286241

⑮ Int.Cl.⁴

識別記号

庁内整理番号

⑯ 公開 昭和62年(1987)12月12日

H 01 L 21/66
G 01 R 31/26

7168-5F
J-7359-2G

審査請求 未請求 発明の数 1 (全3頁)

⑰ 発明の名称 半導体装置の検査方法

⑱ 特 願 昭61-130790

⑲ 出 願 昭61(1986)6月5日

⑳ 発 明 者	石 井	雪 雄	門真市大字門真1006番地	松下電子工業株式会社内
㉑ 発 明 者	方 山	豊	門真市大字門真1006番地	松下電子工業株式会社内
㉒ 発 明 者	立 野	健 一	門真市大字門真1006番地	松下電子工業株式会社内
㉓ 発 明 者	川 崎	敏 夫	門真市大字門真1006番地	松下電子工業株式会社内
㉔ 出 願 人	松下電子工業株式会社			門真市大字門真1006番地
㉕ 代 理 人	弁理士 中尾 敏男			外1名

明 細 書

1、発明の名称

半導体装置の検査方法

2、特許請求の範囲

半導体素子を基板支持体に接着し、半導体素子の各電極と外部導出線とを金属細線で連結した後、前記外部導出線を通じて、接合順方向定電流電圧値を測定し、個々の測定値と同一製造ロット内母集団の測定値平均値との差を演算し、その演算値とあらかじめ設定した規格値とに照らして良否を判定する半導体装置の検査方法。

3、発明の詳細な説明

産業上の利用分野

本発明は、半導体素子の電極と各々の外部電極の結線状態を電気的に検出する方法に関するものである。

従来の技術

従来この種の検査は、半導体素子の接合順方向電圧が安定した一定の値を持つことに着目して、半導体素子の極性領域と金属電極および外部導出

線と金属細線の結合部のばらつきや、金属細線の太さや変化分が、半導体素子個々の順方向電圧に加算されることを利用して規格設定を行ない、素子と外部導出線の結合状態を検査する方法が一般的に行なわれている。特に大電流を扱う半導体素子の場合、部分的に結合が不完全であったり、金属細線の太さが異なると、半導体装置の中では回路の一部に高い抵抗が存在することになり、部分的な発熱、疲労が起って半導体装置にとって致命的な断線不良となり、その半導体装置を組み込んだ電子機器の市場トラブルを発生させるため、特に厳重なる規格設定と、検査が行なわれている。

発明が解決しようとする問題点

このような従来の方法は、半導体素子の極性領域と金属電極の接触、電極と金属細線の接線面積や強度、金属細線の形状のばらつき、さらには、外部導出線と金属細線の接線面積や強度などの製造ロット毎のばらつきに加えて、個々のばらつきが加わっており、検査規格を厳しくすると、製造歩留りを悪くし、一方、ゆるくすると、品質が悪

保できないという不都合を生じている。

本発明は、このような不都合を排除することを目的として、製造ロット内の全体のばらつきを把握し、その製造ロットの特性値が分布から飛び離れた異常な半導体装置のみを精度よく取り除くことのできる方法に関するものである。

問題点を解決するための手段

本発明は、半導体素子を基板支持体に接着し、半導体素子の各電極と外部導出線とを金属細線で連結した後、前記外部導出線を通じて、接合順方向定電流電圧値を測定し、個々の測定値と同一製造ロット内母集団の測定値平均値との差から、前記個々の測定値の不良を検知する半導体装置の検査方法である。

半導体装置の特性値は、ロット毎にばらつきを有している。例えば、トランジスタのエミッタ、ベース領域上にアルミニウム蒸着によって電極を形成した場合、そのアルミニウム蒸着膜厚が若干異ったり、エミッタ、ベース電極と、金属細線を結合する際、ボンディング・ウェッジの寸法で決

まるボンディング面積が若干異ったり、また、金属細線のボンディング部の形状が異なる等である。このような、わずかなばらつきは、大電流になる程大きな抵抗値を示し、同一条件でエミッタ、ベース電極間に一定の順方向電流を流しても順方向電圧(V_{BE})は大きな差となって現われるために、一定の V_{BE} 規格を設ける場合、ある程度ゆるい規格を設定しなければならない。

そこで、製造ロット毎の V_{BE} の分布を少量のサンプル測定で推定し、且つその製造ロットの V_{BE} の平均値を求め、平均値に対して規格値を設ければ、製造ロット間の V_{BE} のばらつきは消去され、また、製造工程で生じた異常ばらつきは極めて精度よく検出することが可能となる。

実施例

図面は、本発明の検査方法をわかり易くするために、実施例の半導体装置として、大電力型トランジスタによる定電流($I_E = 7A$)時のベース、エミッタ間電圧 V_{BE} の分布と、検査方法を表わした図である。

本発明にかかる検査例で、各々のロットから数個(10~60)のサンプリングによって、そのロットの分布と平均値 A_A 、 A_B 、 A_C をデータ処理演算し、その平均値に対して規格幅(ad) (この例では $ad = 0.04V$)を付加した規格値 B_A 、 B_B 、 B_C を設定する平均値の偏差は工程差であり、これは許容限度内で容認されるが個々の測定値がロット毎の規格値をこえるものは不良品と判定できる。これによって製造上の異常品は、確実に除去される。

発明の効果

以上のように本発明は、製造ロット間の変化と、製造工程中の作り込みの異常を明確に分け、極めて精度の高い検査が可能となり、特に、製品の市場品質上最も重要な電極と外部導出線の結線状態を厳密に検査することができ増々増大する電子機器の信頼性を格段に向上させることが可能となる。

4. 図面の簡単な説明

図面は本発明の半導体装置の検査方法を V_{BE} 特

性測定値の分布によって表わしたものである。

代理人の氏名 弁理士 中尾敏男 ほか1名

